

<b>ZESPÓŁ SZKÓŁ ŁĄCZNOŚCI</b>
<b>Technikum elektroniczne</b>
<b>Pracownia układów i urządzeń elektronicznych</b>
Instrukcja do ćwiczenia
Temat: PĘTLA PLL I SYNTEZA CZĘSTOTLIWOŚCI

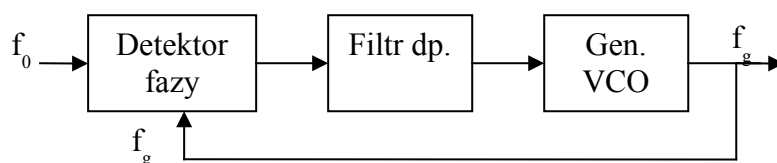
## 1.0 Wstęp.

Generatory RC charakteryzują się małą stabilnością częstotliwości. Trochę wyższą stabilność częstotliwości mają generatory LC. Najwyższą stabilnością częstotliwości charakteryzują się generatory kwarcowe. Generatory te nie mają jednak możliwości przestrajania generowanych częstotliwości. W urządzeniach profesjonalnych łączności już od dawna używano generatorów kwarcowych stosując wielu przełączanych rezonatorów kwarcowych. Zastosowanie syntezy częstotliwości umożliwiło zastosowanie pojedynczego generatora kwarcowego z możliwością pokrycia wszystkich kanałów łączności w paśmie transmisji. Zastosowanie zaś układów dużej skali integracji spowodowało, że rozwiązanie to jest dziś również szeroko stosowane w sprzęcie powszechnego użytku, a więc między innymi w odbiornikach radiowych i telewizyjnych. Obecnie są również stosowane generatory DDS – bezpośrednia synteza cyfrowa.

## 2.0 Pętla fazowa PLL i synteza częstotliwości.

### 2.1 Elementy składowe i działanie układu syntezy częstotliwości.

Podstawowym układem syntezy częstotliwości jest pętla fazowa zawierająca (rys. 1) detektor fazy, generator VCO (generator przestrajany napięciem) i filtr dolnoprzepustowy (integrator).



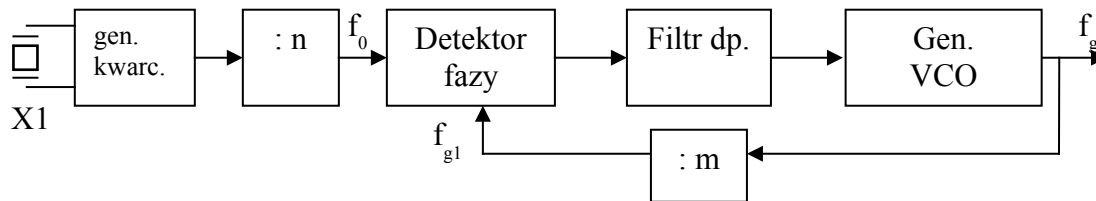
Rys. 1 Schemat blokowy pętli fazowej PLL.

Z wyjścia generatora przebieg  $f_g$  jest podawany na jedno wejście detektora fazowego, a na drugie wejście tego detektora podawany jest sygnał odniesienia  $f_0$ . Wartość różnicy faz z wyjścia detektora ( napięcie proporcjonalne do przesunięcia faz) po scałkowaniu (filtracji) steruje generatorem VCO. W ten sposób uzyskujemy sygnał z generatora  $f_g$  o tej samej częstotliwości co sygnał odniesienia  $f_0$  i stałym przesunięciu fazowym. Stabilność generowanej częstotliwości z VCO jest niemal identyczna ze stabilnością sygnału odniesienia. Jeżeli sygnałem odniesienia będzie sygnał z generatora kwarcowego, a w pętli sprzężenia zwrotnego zastosowany zostanie dzielnik częstotliwości o programowanym podziale (modulo  $n$  i modulo  $m$  – dzielniki częstotliwości) uzyskamy układ syntezy częstotliwości (rys 2. ) z możliwością wyboru wielu częstotliwości o stabilności generatora kwarcowego, gdzie

$$f_g = m \cdot f_x / n$$

$f_x$  – częstotliwość generatora kwarcowego, a „ $n$ ” i „ $m$ ” są dzielnikami o wartości podziału  $n$  i  $m$ . Wartość częstotliwości  $f_0$  uzyskana jako wynik podziału częstotliwości generatora  $f_x$  przez

dzielnik modulo  $n$  ( $f_0 = f_x / n$ ) jest krokiem z jakim można wybierać częstotliwości układu syntezy. Ponieważ kolejne kanały łączności w paśmie transmisji mają stały odstęp, wystarczy zapewnić na wejście detektora fazy sygnał odniesienia  $f_0$  z generatora kwarcowego o



Rys. 2 Schemat blokowy syntezy częstotliwości.

częstotliwości równej odstępowi między kolejnymi kanałami, bez potrzeby płynnego przestrajania częstotliwości. Dla generowanych częstotliwości do kilku, kilkudziesięciu megaherców wykorzystywane są generatory Bowers'a (multiwibrator) wbudowane w układ scalony PLL. Dla wyższych częstotliwości stosowane są zewnętrzne generatory LC z diodami pojemnościowymi (diodami o pojemności zmiennej napięciem - warikapami) oczywiście włączone w obwód pętli fazowej. Wybór układów scalonych pętli fazowych PLL jest bardzo szeroki. Układy te mają wbudowane dzielniki częstotliwości aż do gigaherców (GHz) i są z reguły sterowane z mikroprocesora odbiornika radiowego, telewizyjnego, czy profesjonalnego sprzętu łączności poprzez interfejs I<sup>2</sup>C lub podobny, ewentualnie wchodzi w skład wielofunkcyjnego układu scalonego będącego odbiornikiem radiowym, częścią odbiornika telewizyjnego itp.

## 2.2 Demodulacja (modulacja) częstotliwości FM, detekcja amplitudowa DSB i SSB, dekoder sygnałów stereofonicznych, demodulacja sygnałów FSK i PSK (QPSK).

Układ pętli fazowej jest również podstawowym układem różnych demodulatorów (jak wyżej). Jeżeli stała czasowa układu integratora pętli fazowej będzie dostatecznie duża to zmiana częstotliwości generatora VCO będzie minimalna, mimo, że na drugie wejście detektora fazowego podany zostanie sygnał zmodulowany częstotliwościowo (FM). Zmiana napięcia wyjściowego z detektora fazy jest proporcjonalna do zmiany częstotliwości sygnału wejściowego i w ten sposób po odfiltrowaniu składowej w.cz. uzyskujemy sygnał m.cz. odpowiadający sygnałowi modulującemu. Gdy z sygnałem wyjściowym integratora zsumujemy sygnał modulujący i podamy na wejście generatora VCO nastąpi generacja napięcia proporcjonalna do sygnału modulującego. W dekoderyze sygnału stereofonicznego i demodulatorach sygnałów DSB i SSB pętla fazowa służy do odtwarzania podnośnej (z sygnału pilota) i sygnałów częstotliwości nośnych niezbędnych do demodulacji. Podstawową zaletą zastosowania pętli fazowej poza wysoką stabilnością generowanych częstotliwości (synteza częstotliwości) jest również eliminacja elementów indukcyjnych - cewek.

## 2.3 Podstawowe parametry pętli fazowej PLL.

- stabilność generowanych częstotliwości pętli fazowej;
- zakres zaskoku synchronizacji i zakres trzymania częstotliwości;
- krok zmiany częstotliwości;
- częstotliwość drgań swobodnych;
- zakres przestrajania.

## 3.0 Cel ćwiczenia.

## 4.0 Wyposażenie stanowiska pomiarowego.

- dwa zasilacze laboratoryjne lub zasilacz laboratoryjny podwójny;

- multimetr;
- oscyloskop dwukanałowy;
- miernik częstotliwości.

#### 4.0 Zadania pomiarowe.

4.1 Pomiar parametrów generatora VCO z otwartą pętlą fazową.

4.11 Pomiar zakresu przestrajania częstotliwości generatora VCO w funkcji napięcia sterującego  $U_R$  przy stałej wartości RC generatora.

Ustawienia przełączników:

Przełącznik / pozycja	S7	S1	S2	S3
1				
0		X		X
2	X		X	

0 - pozycja środkowa przełącznika; X – wybrana pozycja. Pozostałe przełączniki bez znaczenia – pozycja dowolna. Wartości podłączonych elementów:  $R = R_1 + R_2 = \dots\dots\dots$

$C = \dots\dots\dots$   $R_4 = \dots\dots\dots$  lub  $\infty$ . Wartości rezystancji i pojemności do obliczeń:  $R_1 = 1k\Omega$ ;  $R_2 = 15k\Omega$ ;  $R_3 = 270k\Omega$ ;  $P = 110k\Omega$ ;  $C_1 = 4,7nF$ ;  $C_2 = 47nF$ ;  $C_3 = 100pF$

Do wyjścia J3 podłącz oscyloskop i częstotliciomierz, Pomiar napięcia sterującego z wyjścia  $U_R$  zmienianego potencjometrem P2. Wyniki w tabeli 1.

Napięcie $U_R$ [V]	0,0	0,2	0,4	0,6	0,8	1,0	1,5	3,0	4,0	4,4	4,7	5,0
Częst. $f_1$ [kHz]												
Częst. $f_2$ [kHz]												

**Pomiar  $f_1$  odpowiada ustawieniu przełącznika S3 w pozycji 0 jak w tabeli , a  $f_2$  dla przełącznika S3 w pozycji 2.**

**UWAGA! Pomiar napięcia i częstotliwości z dokładnością trzech miejsc znaczących.**

4.12 Pomiar zakresu przestrajania częstotliwości generatora VCO w funkcji zmiany wartości elementów RC przy stałym napięciu sterującym  $U_R$  .

Ustawienia przełączników:

Przełącznik / pozycja	S7	S3
1		
0		X
2	X	

0 - pozycja środkowa przełącznika; X – wybrana pozycja.

Do wyjścia J3 podłącz oscyloskop i częstotliciomierz, Wartości rezystancji i pojemności do obliczeń:  $R_1 = 1k\Omega$ ;  $R_2 = 15k\Omega$ ;  $R_3 = 270k\Omega$ ;  $P = 110k\Omega$ ;  $C_1 = 4,7nF$ ;  $C_2 = 47nF$ ;  $C_3 = 100pF$

Dla konkretnego ustawienia przełączników S1 i S2 oblicz podłączoną wartość rezystancji między wejściem US n.11 (R1), a masą, oraz wartość podłączonej pojemności (schemat z modelu).

Napięcie  $U_R = 2,50V$  stałe. Wyniki w tabeli 2.

Przełącznik S1	0 (C = )				1 (C = )				2 (C = )			
	0	1a	1b	2	0	1a	1b	2	0	1a	1b	2
Wartość R[k $\Omega$ ]												
Częst. f [kHz]												

Pozycja „1a” odpowiada minimalnej wartości (skręcony w lewo) potencjometru P1, a „1b” maksymalnej wartości (skręcony w prawo) potencjometru P1. Zaobserwuj zmianę częstotliwości generatora VCO przy zmianie kąta obrotu osi potencjometru P1 (wartości jego rezystancji).

4.2 Pomiar parametrów układu syntezy częstotliwości.

Ustawienia przełączników:

Przełącznik / pozycja	S7	S8	S1	S2	S3	S4	S5	S6	b	a
1	X	X								X
0			X		X				X	
2				X		X	X	X		

Pomiar częstotliwości i napięcia sterującego  $U_R$  dla konkretnych wartości R i C generatora S1 – 0, S2 - 2, oraz stałych parametrów filtru integratora. Wyniki w tabeli 3.

Przełącznik m	01H	02H	04H	06H	08H	10H	20H	59H	100H	180H	1A0H	1C0H
Częst. f [kHz]												
Napięcie $U_R$ [V]												

Zapisz binarnie, szesnastkowo i dziesiętnie wartość dzielnika „m” dla częstotliwości 1135kHz ( pomijamy wartość końcówki wskazań częstościomierza).  $m = \dots\dots\dots B$ ;  $m = \dots h$   $m = \dots$

#### 4.3 Pomiar zakresu przestrajania układu syntezy częstotliwości.

Ustawienie przełączników jak w punkcie 4.2. Zmieniając ustawienie przełączników dzielnika „m” ustal najniższą i najwyższą częstotliwość z zakresu synchronizacji pętli fazowej.

#### 4.4 Wyznaczanie kroku syntezy.

Ustawienie przełączników jak w punkcie 4.2. Zmieniając wartość podziału dzielnika „n” odczytaj częstotliwość kroku syntezy częstotliwości z wyjścia J5. Wyniki zanotuj w tabeli 4.

Przełącznik n ( a b )	00	01	10	11
Częstotliwość f [kHz]				

Sprawdź czy zmiana dzielnika „m” powoduje zmianę o taką samą wartość częstotliwości generatora VCO w zakresie synchronizacji, jaka jest częstotliwość kroku syntezy.

#### 4.5 Pomiar przesunięcia fazowego sygnałów wejściowych $f_0$ i $f_{g1}$ na wejściu detektora fazy (gniazda J5 i J4). Zanotuj wynik.

#### 4.6 Wpływ stałej czasowej filtru FDP na czas stabilizacji częstotliwości.

Zaobserwuj odpowiedzi układu na skokową zmianę częstotliwości układu pętli PLL i określ jaką rolę pełni filtr dolnoprzepustowy w pętli fazowej.

### 5.0 Zadania do wykonania w sprawozdaniu.

5.1 Narysuj schemat układu do pomiaru parametrów układu syntezy częstotliwości z uwzględnieniem pomiaru parametrów generatora VCO (zmiana napięcia potencjometru P2 i pomiaru napięcia na wejściu generatora VCO).

5.2 Opis sposobu przeprowadzenia pomiaru dla zadań 4.11, 4.12 i 4.2.

5.3 Wykresy (dobierz właściwe skale):

- zależność częstotliwości od wartości napięcia  $U_R$ , przy wartościach  $RC = \text{const.}$  i pozycji przełącznika S3 „0” i „2”.
- zależność częstotliwości od zmiany pojemności C ( $C_1, C_2, C_3$ ) przy  $R = \text{const.}$  i napięciu  $U_R = \text{const.}$  S3 w pozycji „0” .
- zależność częstotliwości od zmiany rezystancji R ( $R_1, R_2, R_3, P_1$ ) przy  $C = \text{const.}$  i napięciu  $U_R = \text{const.}$  S3 w pozycji „0” .
- zależność częstotliwości od wartości dzielnika m. Wyniki z tab.

5.4 Wyznaczenie zakresu przestrajania i synchronizacji układu pętli PLL przy pozycji S2 „2” dla każdej wartości pojemności wybieranej przełącznikiem S1.

5.5 Wyznaczenie kroku częstotliwości układu.

5.6. (Obliczenie stałej czasowej RC ( pojemności C4, C5, C6 i rezystancje R6, R7, R8 i R9) układu filtru FDP i przyporządkowanie odpowiadających oscylogramów będących odpowiedzią na skokową zmianę częstotliwości i opisz jaki jest to rodzaj odpowiedzi).